

# LNK562-564



## LinkSwitch-LP<sup>®</sup>

### 替代线性变压器的高效离线式开关IC

#### 产品特点

##### 最低的系统成本以及先进的安全特性

- 外围元件数目最少的开关器件
- 专利的IC调整技术使得各项参数的公差非常严格，以及用专利的变压器结构技术使得电路实现无箝位电路Clampless™设计 - 降低外围元件的数目，降低了系统的成本同时也提高了效率
- 满足行业内对过载热保护的标准要求 - 无需线性变压器电源使用的温度保险丝或在RCC设计中使用的额外元件
- 频率调制极大地降低了EMI - 可使用低成本的输入滤波器
- 无论在PCB板上还是在封装上都保证高压漏极与其它所有引脚之间满足高压爬电距离要求
- 采用专利技术的E-Shield™变压器省去了Y电容

##### 优于线性变压器电源及RCC的出色性能

- 迟滞热关断保护 - 自动恢复功能提高了应用的可靠性
- 通用输入电压范围可在全世界范围内使用
- 自动重启功能在短路及开环故障状况下可将输出功率降低85%以上
- 简单的开/关控制，无需环路补偿
- 高带宽提供快速的无过冲启动及出色的瞬态负载响应

##### EcoSmart<sup>®</sup> - 节能技术

- 无需任何附加元件，轻松满足全球所有的节能标准
- 在265 VAC输入时的空载能耗<150mW
- 开/关控制在直到极轻负载时都可提供恒定的效率 - 是满足强制性CEC标准的理想选择

##### 应用

- 手机或无绳电话、PDA、电动工具、MP3或便携式音频设备、剃须刀等使用的充电器
- 待机及辅助电源

##### 详述

LinkSwitch-LP开关IC可以低成本优势替代那些基于非稳压隔离式线性变压器电源(50/60 Hz)、输出功率可达到3W。由于其可全球工作的特点，只用一个通用输入电压的设计就可替代全世界多种基于线性变压器的电源设计。采用自供电电路可达到低于150mW的极低空载能耗。通过内部振荡频率的调制大大降低了准峰值和平均值的EMI，从而降低滤波器成本。

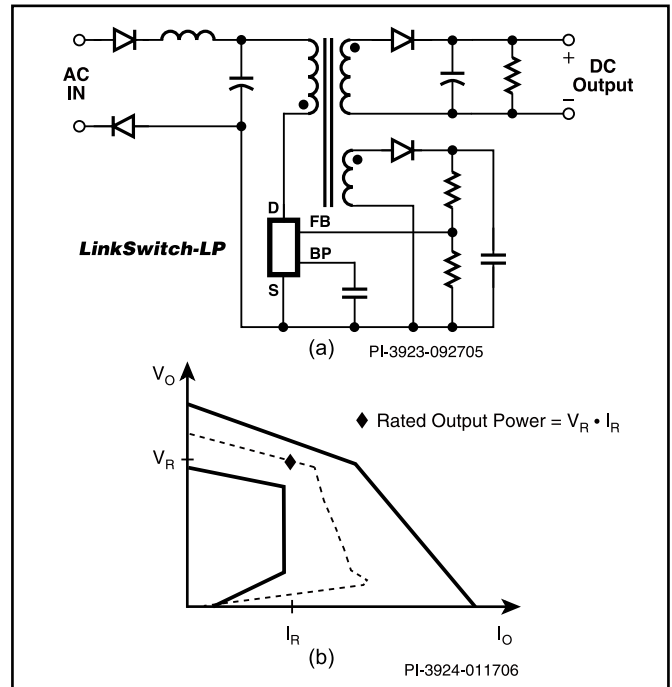


图1. 典型应用 - 非简化的电路(a)及输出特性(b)

输出功率表 <sup>1</sup>				
产品 <sup>4</sup>	230 VAC ±15%		85-265 VAC	
	适配器 <sup>2</sup>	开放式 <sup>3</sup>	适配器 <sup>2</sup>	开放式 <sup>3</sup>
LNK562P/G/D	1.9 W	1.9 W	1.9 W	1.9 W
LNK563P/G/D	2.5 W	2.5 W	2.5 W	2.5 W
LNK564P/G/D	3 W	3 W	3 W	3 W

表1. 输出功率表

注释:

1. 输出功率可能会受特定的应用参数，包括磁芯尺寸及无箝位应用的限制（请参考主要应用手册）。
2. 最小的持续输出功率是在典型的无风冷密闭适配器中、环境温度为50 °C的条件下测量得到的。
3. 最小的实际持续输出功率是在敞开式设计及足够的散热，环境温度为50 °C的条件下测量得到的。
4. 封装：P: DIP-8B, G: SMD-8B, D: SO-8C。关于无铅封装形式，请参考订购信息。

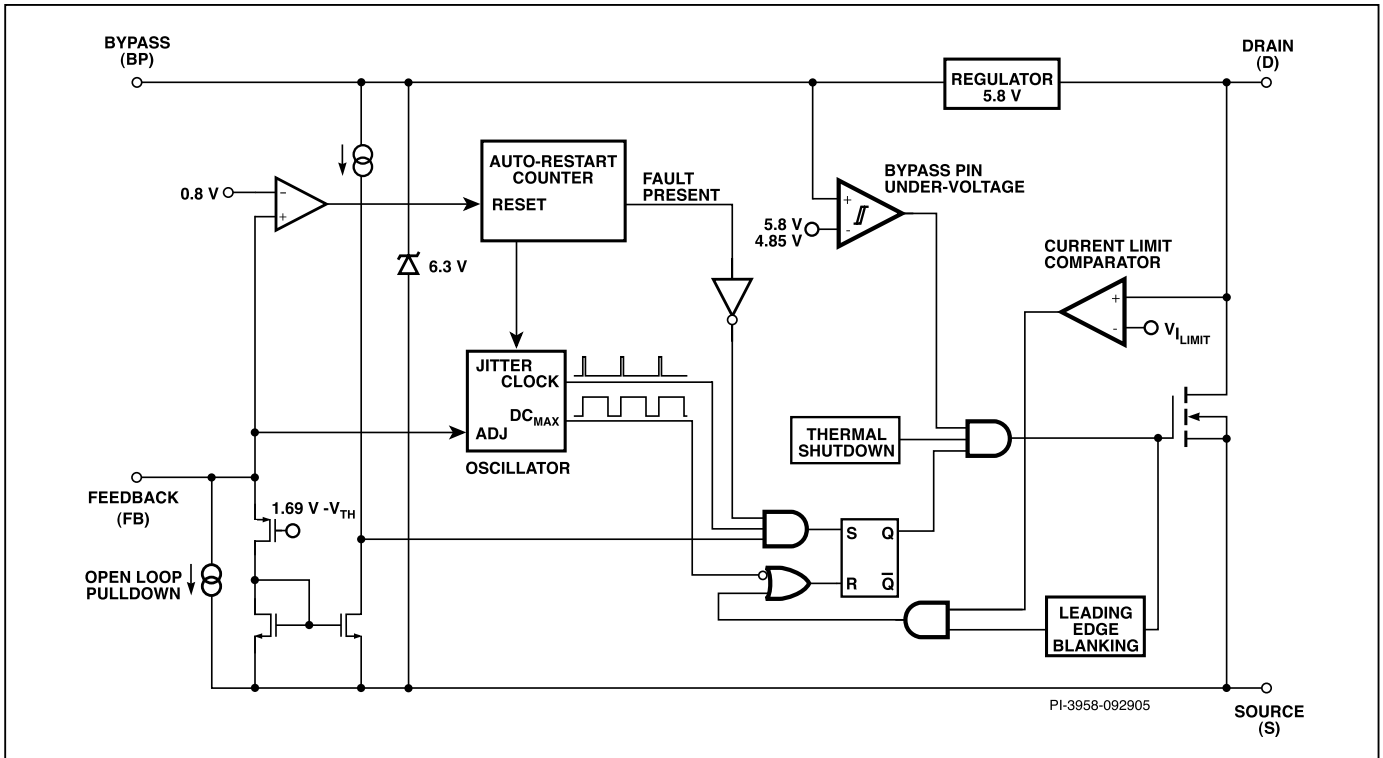


图2. 功能结构图

## 引脚功能描述

### 漏极 (D) 引脚：

功率MOSFET的漏极连接点。在开启及稳态工作时提供内部操作电流。

### 旁路 (BP) 引脚：

一个 $0.1\mu\text{F}$ 的外部旁路电容连接到这个引脚，用于旁路内部的5.8 V供电电源。

### 反馈 (FB) 引脚：

在正常操作下，功率MOSFET的开关由此引脚控制。当流向这个引脚的电流超过 $70\mu\text{A}$ 时，MOSFET开关就被关闭。

### 源极 (S) 引脚：

这个引脚是功率MOSFET的源极连接点。它也是旁路和反馈引脚的接地参考。

## LinkSwitch-LP 功能描述

LinkSwitch-LP在一片硅片上包括一个700 V的功率MOSFET开关及一个电源控制器。与通常的PWM（脉冲宽度调制）控制器不同，它使用了一个简单的开/关控制来调节输出电压。这个控制器包括一个振荡器、反馈（检测及逻辑）电路、5.8 V稳压器、旁路引脚欠压电路、过热保护、频率调制、电流限流电路及前沿消隐功能。

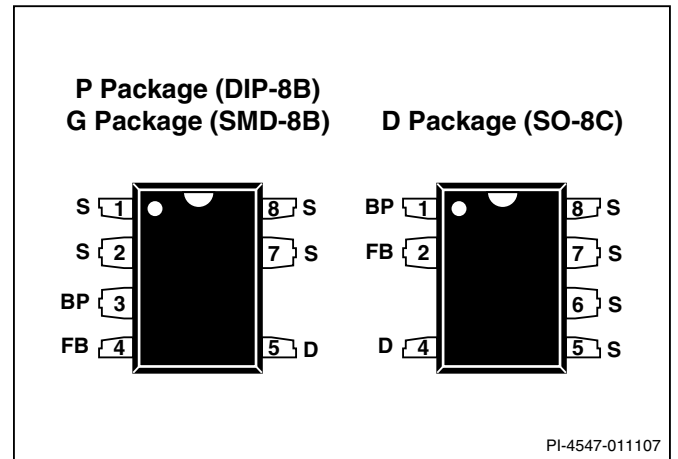


图3. 引脚配置

### 振荡器

LNK562、563 & 564 的典型振荡器频率由内部设定，其平均频率分别为66/83/100 kHz。振荡器生成了两个信号：最大占空比信号 ( $\text{DC}_{\text{MAX}}$ ) 以及每个开关周期开始的时钟信号。

振荡器内有一电路可产生少量的调频调制，通常为5%的开关频率，用来降低EMI。频率抖动的调制速率设置在1kHz的水平，目的是优化EMI，降低其平均值及准峰值。频率调制与振荡器频率成正比，测量时应把示波器触发设定在漏极电压波形的下降沿来测量。图4的波形显示了频率调制状态。当FB引脚电压低于如下描述的1.69V时，振荡器频率会降低。

### 反馈输入电路

在FB引脚的反馈输入电路包括了一个输出设置在1.69V的低阻抗源极跟随器。当流入到此引脚电流超过 $70\mu\text{A}$ ，在反馈电路输出端生成一个低逻辑电平（禁止）。在每个电平周期起始时，在时钟信号的上升沿对这一输出进行采样。如果高电平，功率MOSFET会在那个周期导通（启用），否则功率MOSFET将仍处于关闭状态（禁止）。由于取样仅在每个周期的开始时进行，此周期中随后产生的FB引脚电压或电流的变化对MOSFET状态都不构成影响。当FB引脚电压下降到1.69V以下时，振荡器频率开始线性下降；当下降到自动重启阈值电压0.8V时频率会降到48%的水平上。这一功能在输出电压低于额定稳压阈值电压 $V_R$ 情况下，限制电源的输出电流（如图1）。

### 5.8 V稳压器及6.3 V分路电压箝位

只要MOSFET处在关闭状态，5.8 V稳压器就会从漏极吸取电流，将连接到旁路引脚的旁路电容充电到5.8 V。旁路引脚是内部电源电压节点。当MOSFET导通时，器件依靠储存在旁路电容内的能量供电。内部电路极低的功率耗散使LinkSwitch-LP仅依靠从漏极吸收的电流持续工作。一个 $0.1\mu\text{F}$ 的旁路电容就足够实现高频率的去耦及能量存储。

另外，当有电流从外部提供给旁路引脚时，芯片内部的一个6.3V的分路稳压箝位电路会将旁路引脚电压箝在6.3V。这样就很方便从偏置绕组通过一个电阻由外部向器件供电，从而降低空载能耗。

### 旁路引脚欠压

旁路引脚欠压电路在旁路引脚电压下降到4.85 V以下时关闭功率MOSFET。一旦旁路引脚电压下降到4.85 V之下，它必须在上升回5.8 V才可重新开启功率MOSFET。

### 过热保护

热关断电路检测硅片的温度。阈值设置在 $142^\circ\text{C}$ 并具备 $75^\circ\text{C}$ 的迟滞范围。当硅片温度超过这个阈值（ $142^\circ\text{C}$ ），功率MOSFET关闭，直到硅片温度下降 $75^\circ\text{C}$ ，MOSFET才会重新开启。

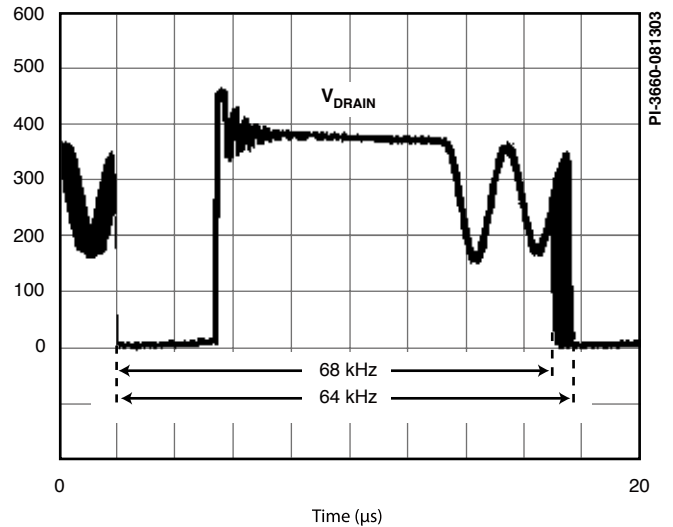


图4.  $f_{osc}$  时的频率调制

### 电流限制

电流限制电路检测功率MOSFET的电流。当电流超过内部阈值( $I_{LIMIT}$ )时，在该周期剩余阶段会关断功率MOSFET。在功率MOSFET开启后，前沿消隐电路会在短时间内( $t_{LEB}$ )禁止电流限制比较器工作。通过设置前沿消隐时间，可以防止由电容及整流管反向恢复时产生的电流尖峰引起导通的MOSFET提前误关断。

### 自动重启

一旦出现故障，例如在输出短路或开环情况下，LinkSwitch-LP进入自动重启操作。每当FB引脚电压超过反馈引脚的自动重启阈值电压( $V_{FB(AR)}$ )时，一个由振荡器记时的内部计数器会重新设置。如果FB引脚电压下降到低于( $V_{FB(AR)}$ )并超过了100ms时，功率MOSFET开关被关闭。自动重启电路以一个12%典型占空比使功率MOSFET间断性地开通和关闭，直到故障排除为止。

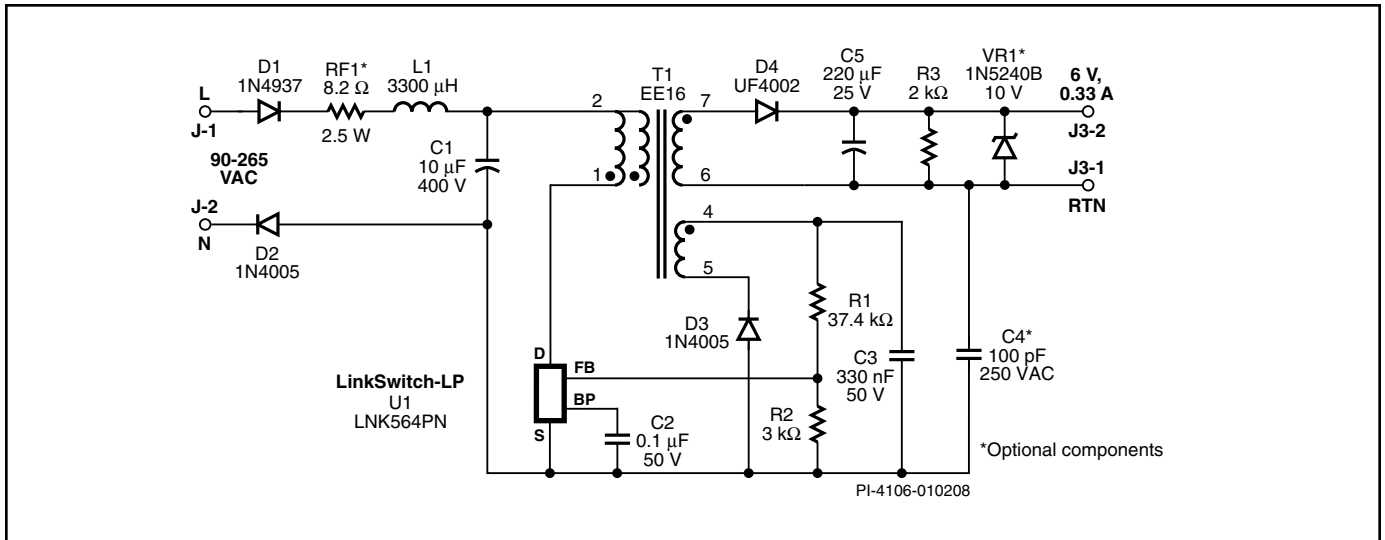


图5. 6 V, 330 mA CV/CC 线性电源的替代方案

## 应用范例

图5显示的是一个典型的6V，330mA恒压、恒流(CV/CC)输出的电源电路。

AC输入差模滤波可由C1和L1形成的极低成本的输入滤波器得以实现。采用频率调制专利技术的LNK564不需要输入pi滤波元件，仅需要一个大容量电容。外加套管的输入电感L1既用作保险丝，又用作一个滤波元件。这一简单的Filterfuse™输入级更进一步地降低了系统成本。另一个可选方案是用一个可熔断电阻RF1来提供保险丝的功能。

在某些应用中如果允许EMI的裕量较低及/或较低的输入耐浪涌能力，那么可以从中线上取掉输入二极管D2。在这类应用中，D1需要是一个800 V二极管。

该设计采用简单的偏置绕组电压反馈方式，由LNK564进行开/关控制。当开关关闭时，由R1及R2形成的电阻分压器决定了变压器偏置绕组上的输出电压。在V/I曲线上的恒压工作区域，LNK564器件通过释放/禁止开关周期以维持FB引脚的电压为1.69 V。二极管D3及低成本陶瓷电容C3提供初级反馈绕组电压的整流滤波功能。当加重的负载超出恒定功率阈值，FB引脚电压开始随电源输出电压的下降而降低。内部振荡器频率在这一区域内线性下降，直到达到50%典型频率为止。当FB引脚电压下降到低于自动重启阈值（FB引脚通常为0.8 V，这相当于电源输出电压在1 V到1.5 V之间），电源将关断800 ms，

然后再重新开启100 ms。它将会持续进行这一工作模式直到FB脚超过自动重启阈值。这一功能在输出短路的情况下可降低平均输出电流。

可通过将C3提高到0.47 μF或更高来进一步降低空载能耗。

由于在生产LNK564中使用了限流调节技术从而使得限流点公差非常精确，同时采用专利的变压器结构技术，得以在初级电路中实现无箝位电路的设计。峰值漏极电压在265 VAC输入时可以控制在550 V之下，对700 V耐压(BV<sub>DSS</sub>)的MOSFET管来说有非常大的裕量。

输出的整流滤波由输出整流管D4和滤波电容C5来实现。由于自动重启特性，平均短路输出电流大大低于1A，因而可以使用低成本的D4整流管。输出电路设计要能处理电源输出短路时的持续短路电流。二极管D4为超快恢复型二极管，用来优化输出V/I特性。备选电阻R3作为假负载，在空载输出时将输出电压加以限制。尽管使用这个假负载，空载能耗在265VAC时仍能保持在140 mW左右的目标范围内。通过将R4的值提高到2.2 kΩ或更高，就可满足更低的空载能耗要求，并同时可将输出电压限制在9 V以下。如需要，可将备选的Zener箝位二极管 (VR1) 安装在电路板的左侧的空白位置以便在开环情况下限制电源最大输出电压。

## 主要应用指南

### 输出功率表

数据手册中最大输出功率表（表1）所给出的实际最大连续输出功率是在如下假设的条件下获得：

- 85 VAC输入时，DC最小输入电压是90 V或更高，或者当230 VAC输入或115 VAC输入并使用倍压整流时，最小DC电压是240 V或更高。对于AC输入设计，输入电容值的选择应足以满足这些设计准则。
- 使用一个Schottky二极管作为次级6 V输出整流。
- 假设效率是70%。
- 只是恒电压输出（无次级恒流电路）。
- 非连续模式操作（ $K_p > 1$ ）。
- 实际变压器设计中使用合适尺寸的磁芯（参见表2）。
- 器件安装在电路板上，其源极引脚焊接到PCB板足够的铜箔区域上，以使源极引脚温度保持或低于100 °C。
- 开放式设计的环境温度是50 °C，适配器设计的壳体内部温度是60 °C。

LinkSwitch-LP Device			
Core Size	LNK562	LNK563	LNK564
EE13	1.1 W	1.4 W	1.7 W
EE16	1.3 W	1.7 W	2 W
EE19	1.95 W	2.55 W	3 W

表2. 磁通密度在1500高斯（150 mT）时变压器输出功率估计值与LinkSwitch-LP器件及磁芯尺寸

当 $K_p$ 值小于1时， $K_p$ 是初级电流纹波部分与峰值部分的比率。 $K_p$ 高于数值1时， $K_p$ 是初级MOSFET关闭时间与次级二极管导通时间的比率。由于有如下所述的对磁通密度的要求，一个典型的LinkSwitch-LP设计通常是不连续的，优点是可使用低成本快速（超快速）输出二极管，同时可以降低EMI。

### 无箝位设计

无箝位设计完全依赖漏极节点电容来控制漏电感引起的峰值漏极 - 源极电压。因此最大AC输入电压、反射电压 $V_{OR}$ 的数值、漏感能量（是漏感和初级峰值电流的函数）、以及初级绕组电容决定了峰值漏极电压。与具备外部电压箝位的设计相比，在没有任何功率耗散元件作为外部电压箝位的情况下，较长时间的漏感振荡会导致EMI升高。

对于一个通用输入电压范围的设计或230 VAC输入的无箝位设计，请参考如下建议：

- 无箝位设计仅适用于输出功率小于或等于2.5 W，反射电压 $V_{OR} \leq 90$  V的情况下使用。
- 对于输出功率小于或等于2 W的设计，初级绕组应采用双层绕制的结构以确保初级匝间电容在25 pF到50 pF的足够大范围内。

- 对于输出功率小于2.5 W大于2W的设计，必须在变压器中增加一个偏置绕组并使用普通恢复时间的整流二极管（1N4003-1N4007），作为箝位功能使用。从偏置绕组电容连接一个电阻到旁路引脚，可以从外部向器件供电。这样的设计禁止了内部高压电电流源的操作，降低了器件本身功耗及电源空载功耗。
- 对于输出功率大于2.5 W的设计，无箝位设计不可行，需要使用外部RCD或Zener箝位电路。
- 必须保证在最差高输入电压情况下，峰值漏极电压低于内部MOSFET的 $BV_{DSS}$ 规格，最理想状况是 $\leq 650$  V，从而为设计留有裕量。

$V_{OR}$ （输出反射电压）是在次级二极管导通期间输出电压与二极管正向导通压降之和，通过变压器的变比反射到初级绕组上的电压。直流总线电压、漏感尖峰电压以 $V_{OR}$ 决定了峰值漏极电压。

### 噪音

在LinkSwitch-LP中使用的丢导通周期模式能使变压器产生音频噪音。为抑制噪音，应将变压器的峰值磁芯磁通密度设计在低于1500高斯（150 mT）之下。按照如下设计指南使用标准的浸渍清漆变压器制造技术，就能够消除噪音。不推荐真空浸渍的变压器，因为相对于清漆浸渍来讲其效果并不明显。尽管真空浸渍具有提高变压器分布电容的好处（对无箝位设计有所帮助），它同样会影响变压器结构设计的电气效果，尤其是在使用了屏蔽绕组情况下。更高的磁通密度也是可行的，这样可以提高变压器输出功率的能力，如上表2所示。然而必须仔细对变压器噪音进行评估，最好在设计批准前使用生产过程中的变压器样品进行测试。

在箝位电路中使用象Z5U介质的陶瓷电容同样可能产生噪音。在这种情况下，尝试使用其他不同介质材料或结构的电容，例如薄膜型电容。

### 偏置绕组反馈

在偏置绕组反馈设计中要实现最佳的输出稳压精度，应使用一个慢速二极管例如1N400x系列作为整流管。它会有效抑制漏感尖峰，从而提高反馈精度。而在使用快恢复时间二极管时，漏感尖峰会引起误差，造成稳压精度下降。在无箝位电路的设计中必须要使用慢速二极管。

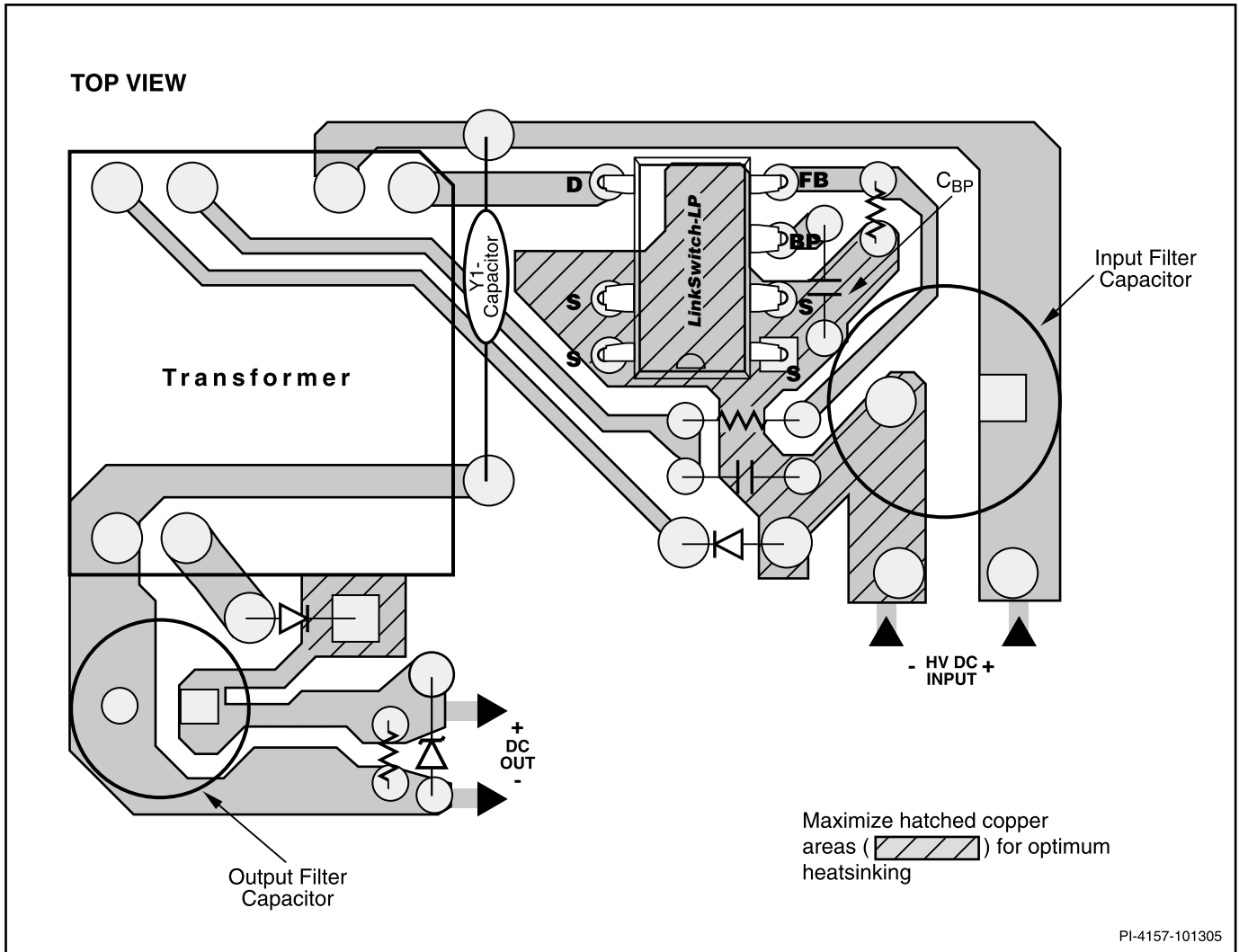


图6. LinkSwitch-LP的推荐电路板布局（假设为高压直流输入）

## LinkSwitch-LP 布局的注意事项

### 布局

参见图6. LinkSwitch-LP的推荐电路板布局

### 单点接地

在输入滤波电容与连接源极引脚的铜铂区域使用单点接点。

### 旁路电容 (C<sub>BP</sub>)

旁路引脚电容应放置在距离旁路引脚和源极引脚最近的地方。

### 初级环路面积

连接输入滤波电容、变压器初级及LinkSwitch-LP的初级环路面积应尽可能小。

### 初级箝位电路

使用一个外部箝位来控制MOSFET在关闭状态时漏极引脚的峰值电压。这可通过在初级绕组上使用一个RCD箝位或一个Zener (~200 V)二极管箝位来实现。在任何情况下，为改善EMI，从箝位元件到变压器再到LinkSwitch-LP的电路路径应保证最小。

### 散热考量

LinkSwitch-LP之下铜铂区域不仅仅是一个接地点，而且还起到一个散热片的作用。因它连接到安静的源极节点，应将这个区域扩大以使LinkSwitch-LP实现良好的散热。这同样适用于输出二极管的阴极。

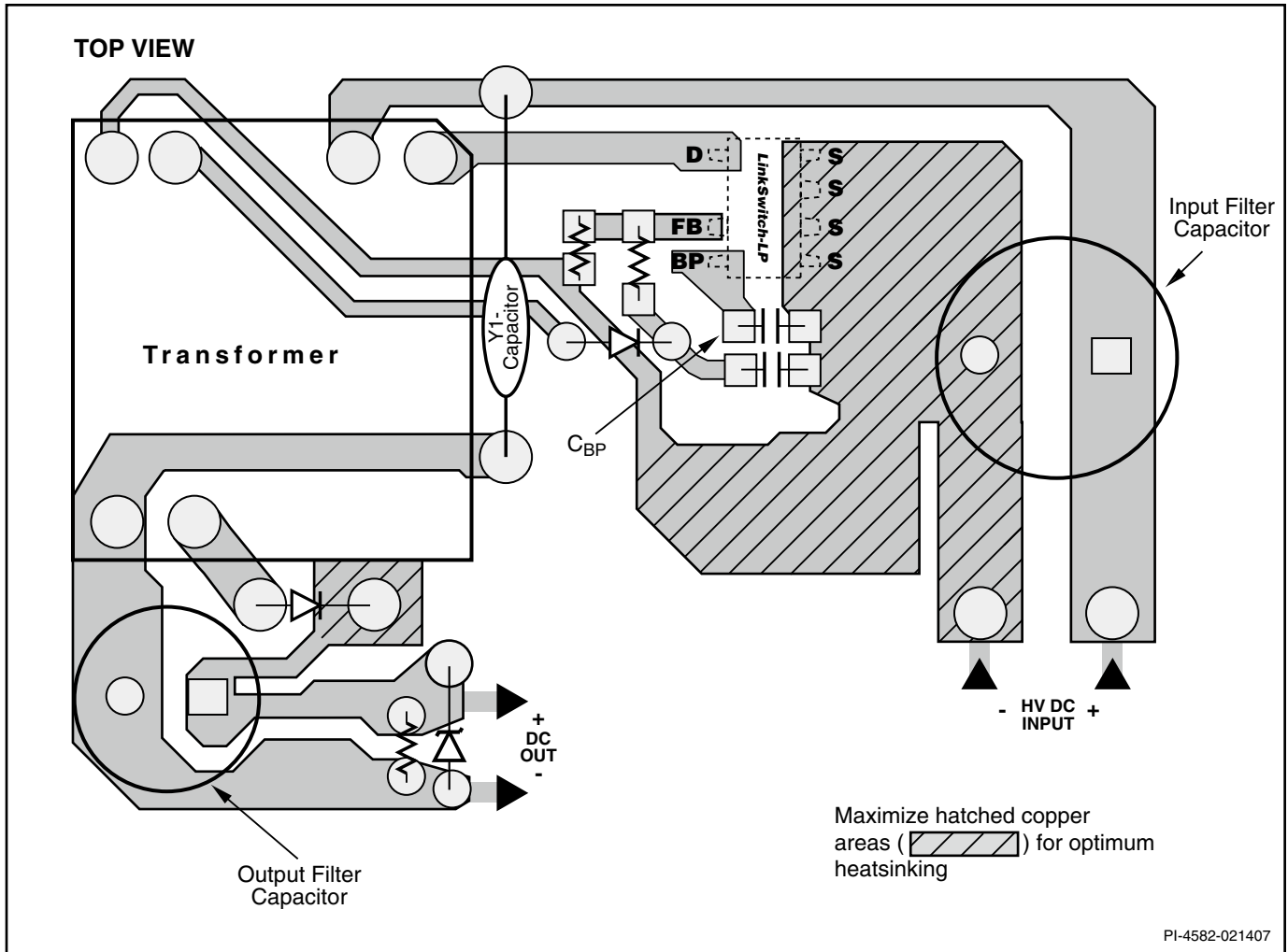


图 7. 使用D封装的LinkSwitch-LP的推荐电路板布局 (假设为高压直流输入)

## Y 电容

应将Y电容直接放置在初级输入滤波电容正极和变压器次级的共地/返回极接脚之间。这样放置会使共模浪涌电流远离LinkSwitch-LP器件。注意：如果在输入端使用了pi (C, L, C) 型EMI滤波器，那么滤波器内的电感应放置在输入滤波器电容的负极之间。

## 输出二极管

要达到最佳的性能，连接次级绕组、输出二极管及输出滤波电容的环路区域面积应最小。此外，与二极管的阴极和阳极连接的铜铂区域应足够大，以便用来散热。最好在安静的阴极留有更大的铜铂区域。在阳极铺铜区域过大会增加高频辐射EMI。

## 快速设计校验

对于任何使用LinkSwitch-LP的电源设计，都应经过全面测试以确保在最差条件下元件的规格没有超过规定范围。因此建议设计人员一定要进行如下最少的测试项目：

1. 最大化漏极电压 - 校验在最高输入电压和峰值（过载）输出功率时  $V_{DS}$  没有超过 650 V。给 700 V 的  $BV_{DSS}$  规格留有 50 V 的裕量，使得在设计变更时留有一定的设计裕量，尤其是在无箝位电路的设计中。

2. 最大漏极电流 - 在最高环境温度、最大输入电压及峰值输出（过载）功率情况下，检查漏极电流以确定变压器是否出现饱和，另外也要检测电源开启时是否出现过高的前沿导通电流尖峰。在稳态工作下重复以上操作，校验前沿电流尖峰在  $t_{LEB(MIN)}$  结束时低于  $I_{LIMIT(MIN)}$ 。在任何条件下，最大漏极电流应低于规定的绝对最大额定值。
3. 热检测 - 在规定的最大输出功率、最小输入电压及最高环境温度情况下，检查LinkSwitch-LP、变压器、输出二极管及输出电容的温度是否超标。应有足够的温度裕量以保证LinkSwitch-LP不会因为元件与元件间  $R_{DS(ON)}$  的差异而引起过热问题出现，参见数据手册中关于  $R_{DS(ON)}$  的说明。建议在低压输入及最大输出功率的情况下，LinkSwitch-LP源极引脚的最高温度不高于 100 °C，这样就可以适应上述参数的变化。

## 设计工具

有关设计工具的最新信息，请浏览Power Integrations的网站 [www.powerint.com](http://www.powerint.com)。

绝对最大额定值<sup>(1,6)</sup>

漏极电压.....	700 V	<b>注释：</b> 1. 所有电压都是以 $T_A = 25\text{ }^\circ\text{C}$ 时的源极为参考点。 2. 当漏极电压低于400 V时刻，可允许更高的峰值漏极电流。 3. 持续期不超过2 $\mu\text{s}$ 。 4. 通常被内部电路所限制。 5. 在距壳体1/16英寸处测量，持续时间5秒。 6. 在非重复性短时间内施加器件允许的最大额定值不会引起产品永久性的损坏。但长时间对器件施加允许的最大额定值时，会对产品的可靠性造成影响。
峰值漏极电流 .....	200 mA (375 mA) <sup>(2)</sup>	
峰值负向脉冲漏极电流 (see Fig. 10).....	100 mA <sup>(3)</sup>	
反馈电压 .....	-0.3 V to 9 V	
反馈电流.....	100 mA	
旁路电压.....	-0.3 V to 9 V	
贮存温度 .....	-65 $^\circ\text{C}$ to 150 $^\circ\text{C}$	
工作结温度 <sup>(4)</sup> .....	-40 $^\circ\text{C}$ to 150 $^\circ\text{C}$	
引线温度 <sup>(5)</sup> .....	260 $^\circ\text{C}$	

## 热阻抗

热阻抗：P 或G封装形式：	$(\theta_{JA})$ ..... 70 $^\circ\text{C}/\text{W}^{(2)}$ ; 60 $^\circ\text{C}/\text{W}^{(3)}$ $(\theta_{JC})^{(1)}$ ..... 11 $^\circ\text{C}/\text{W}$	<b>注释：</b> 1. 在靠近塑料封装体表面的引脚 2（源极）测量。 2. 焊在0.36平方英寸 (232 mm <sup>2</sup> )，2盎司 (610 g/m <sup>2</sup> ) 铜铂区域。 3. 焊在1平方英寸 (645mm <sup>2</sup> )，2盎司 (610 g/m <sup>2</sup> ) 铜铂区域。 4. 在靠近塑料封装体表面的引脚8（源极）测量。
D封装：		
$(\theta_{JA})$ .....	100 $^\circ\text{C}/\text{W}^{(3)}$ ; 80 $^\circ\text{C}/\text{W}^{(4)}$	
$(\theta_{JC})^{(2)}$ .....	30 $^\circ\text{C}/\text{W}$	

参数	符号	条件		最小值	典型值	最大值	单位	
		SOURCE = 0 V; $T_J = -40$ to 125 $^\circ\text{C}$ 参见图7 (有另行说明除外)						
<b>控制功能</b>								
工作频率	$f_{\text{OSC}}$	$T_J = 25\text{ }^\circ\text{C}$ $V_{\text{FB}} = 1.69\text{ V}$	Average	LNK562	61	66	71	kHz
				LNK563	77	83	89	
				LNK564	93	100	107	
自动重新启动操作频率与 $f_{\text{OSC}}$ 的比率	$f_{\text{OSC(AR)}}$	$T_J = 25\text{ }^\circ\text{C}$ , $V_{\text{FB}} = V_{\text{FB(AR)}}$			48		%	
频率抖动		Peak-Peak Jitter, $T_J = 25\text{ }^\circ\text{C}$			5		%	
最大占空比	$\text{DC}_{\text{MAX}}$	S2 Open		66	70		%	
反馈引脚关断阈值电流	$I_{\text{FB}}$	$T_J = 25\text{ }^\circ\text{C}$ See Note A		56	70	84	$\mu\text{A}$	
的反馈引脚在关断阈值电流时的电压	$V_{\text{FB}}$	$T_J = 0$ to 125 $^\circ\text{C}$ See Note A		1.60	1.69	1.78	V	
漏极供电电流	$I_{\text{S1}}$	$V_{\text{FB}} \geq 2\text{ V}$ (MOSFET Not Switching) See Note B			160	220	$\mu\text{A}$	
	$I_{\text{S2}}$	FEEDBACK Open (MOSFET Switching) See Notes B, C			220	260	$\mu\text{A}$	



参数	符号	条件		最小值	典型值	最大值	单位
		SOURCE = 0 V; $T_J = -40$ to $125\text{ }^\circ\text{C}$ 参见图7 (有另行说明除外)					
<b>控制功能 (cont.)</b>							
旁路引脚供电电流	$I_{CH1}$	$V_{BP} = 0\text{ V}$ , $T_J = 25\text{ }^\circ\text{C}$ , See Note D		-5.5	-3.3	-1.8	mA
	$I_{CH2}$	$V_{BP} = 4\text{ V}$ , $T_J = 25\text{ }^\circ\text{C}$ , See Note D		-3.8	-2.3	-1.0	
旁路引脚电压	$V_{BP}$			5.55	5.8	6.10	V
旁路引脚电压迟滞	$V_{BPH}$			0.8	0.95	1.2	V
旁路引脚供电电流	$I_{BPSC}$	See Note E		84			$\mu\text{A}$
<b>电路保护</b>							
电流限制点	$I_{LIMIT}$	$di/dt = 40\text{ mA/ms}$ $T_J = 25\text{ }^\circ\text{C}$		124	136	148	mA
功率系数	$I^2t$	$di/dt = 40\text{ mA/ms}$ $T_J = 25\text{ }^\circ\text{C}$	LNK562	1099	1221	1380	A <sup>2</sup> Hz
			LNK563	1381	1535	1735	
			LNK564	1665	1850	2091	
前沿消隐时间	$t_{LEB}$	$T_J = 25\text{ }^\circ\text{C}$ See Note F		220	265		ns
热关断温度	$T_{SD}$			135	142	150	$^\circ\text{C}$
热关断迟滞	$T_{SHD}$	See Note G			75		$^\circ\text{C}$
<b>输出</b>							
导通电阻	$R_{DS(ON)}$	$I_D = 13\text{ mA}$	$T_J = 25\text{ }^\circ\text{C}$		48	55	$\Omega$
			$T_J = 100\text{ }^\circ\text{C}$		76	88	
关断状态漏极漏电流	$I_{DSS}$	$V_{BP} = 6.2\text{ V}$ , $V_{FB} \geq 2\text{ V}$ , $V_{DS} = 560\text{ V}$ , $T_J = 25\text{ }^\circ\text{C}$				50	$\mu\text{A}$
击穿电压	$BV_{DSS}$	$V_{BP} = 6.2\text{ V}$ , $V_{FB} \geq 2\text{ V}$ , See Note H, $T_J = 25\text{ }^\circ\text{C}$		700			V
漏极供电电压				50			V
输出导通延时	$t_{EN}$	See Figure 9				17	$\mu\text{s}$
输出禁止设置时间	$t_{DST}$				0.5		$\mu\text{s}$

参数	符号	条件	最小值	典型值	最大值	单位
		SOURCE = 0 V; T <sub>J</sub> = -40 to 125 °C 参见图7 (有另行说明除外)				
<b>输出 (cont.)</b>						
反馈引脚自动重新启动阈值电压	V <sub>FB(AR)</sub>	T <sub>J</sub> = 25 °C		0.8		V
自动重新启动导通时间		V <sub>FB</sub> = V <sub>FB(AR)</sub> T <sub>J</sub> = 25 °C		100		ms
自动重新启动占空比	DC <sub>AR</sub>			12		%

**注释：**

- A. 在电路中，FB引脚使用了一个电阻分压器网络，R<sub>U</sub>是从FB引脚到偏置绕组整流后连接的电阻，R<sub>L</sub>是FB引脚到源极引脚的电阻，输出电压变化受V<sub>FB</sub>及I<sub>FB</sub>变化的影响。要决定V<sub>FB</sub>变化所贡献的百分比，可使用如下等式计算：

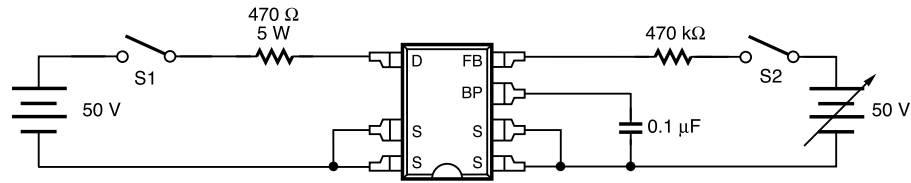
$$x = 100 \times \left( \frac{V_{FB(MAX)} \left( \frac{R_U + R_L}{R_L} \right) + I_{FB(TYP)} R_U}{V_{FB(TYP)} \left( \frac{R_U + R_L}{R_L} \right) + I_{FB(TYP)} R_U} - 1 \right)$$

要决定I<sub>FB</sub>变量贡献的百分比，可使用如下等式计算：

$$y = 100 \times \left( \frac{V_{FB(TYP)} \left( \frac{R_U + R_L}{R_L} \right) + I_{FB(MAX)} R_U}{V_{FB(TYP)} \left( \frac{R_U + R_L}{R_L} \right) + I_{FB(TYP)} R_U} - 1 \right)$$

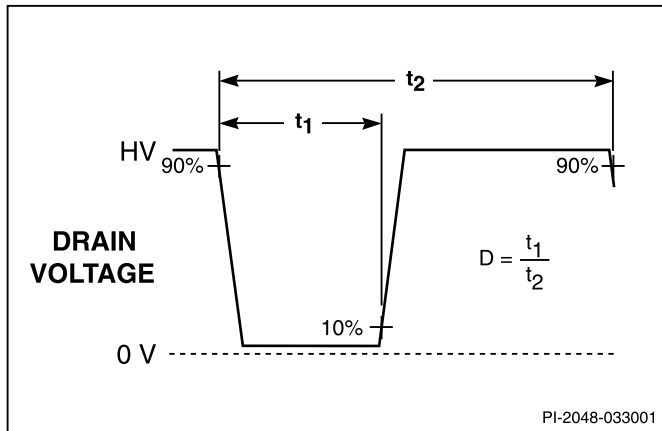
因I<sub>FB</sub>及V<sub>FB</sub>都是独立的参数，合成的参数百分比为  $\pm\sqrt{x^2 + y^2}$

- B. 反馈引脚电压大于等于2V（MOSFET未开启），总电流消耗是I<sub>SS</sub>与I<sub>DSS</sub>的总和。当反馈引脚到源极短路（MOSFET开启）时，总电流消耗是I<sub>S2</sub>及I<sub>DSS</sub>的总和。
- C. 由于输出MOSFET处于开关状态，因而很难将漏极的开关电流从供电电流中区分开来。但另一个可供选择是在旁路引脚电压为6 V时测量旁路引脚电流。
- D. 参考图15典型性能特性部分中的旁路引脚启动时的充电波形。
- E. 该电流仅是用来驱动旁路引脚与反馈引脚之间连接的光耦，不能用来给任何其它外部电路进行供电。
- F. 此参数由设计来保证。
- G. 此参数是通过电性能校正得到的。
- H. 可通过抬高漏极引脚电压，但不超过最小BV<sub>DSS</sub>的方式检查击穿电压。



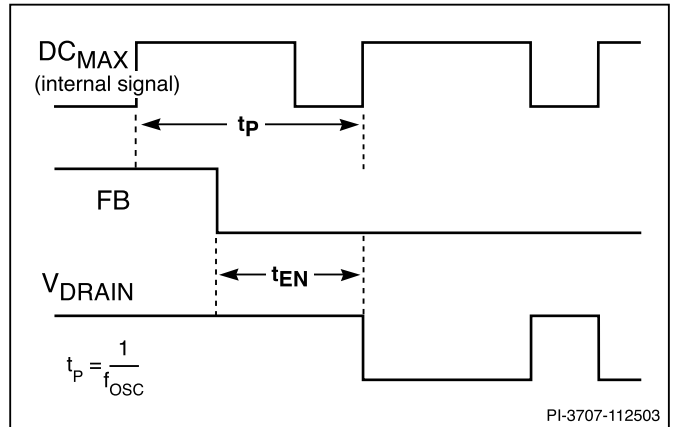
PI-3490-060204

图8. 常规测试电路



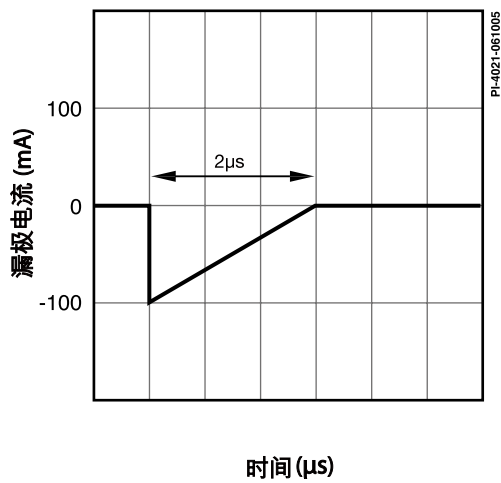
PI-2048-033001

图9. 占空比测量



PI-3707-112503

图10. 输出导通



PI-4021-061005

图11. 峰值负脉冲漏极点

典型性能特性

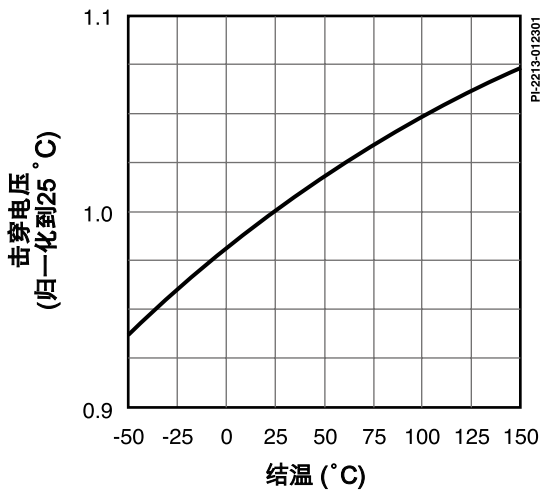


图12. 击穿电压与温度的特性曲线

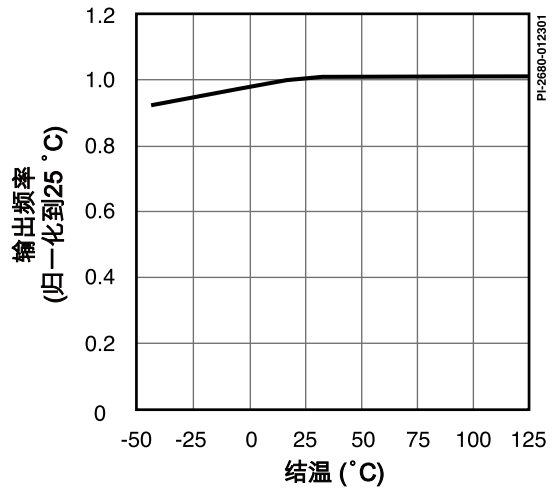


图13. 频率与温度的特性曲线

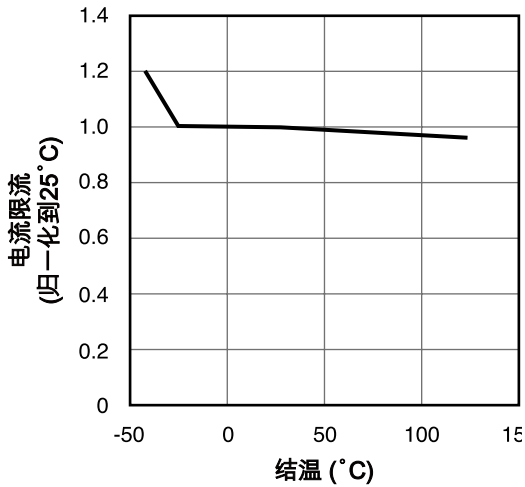


图14. 限流点与温度的特性曲线

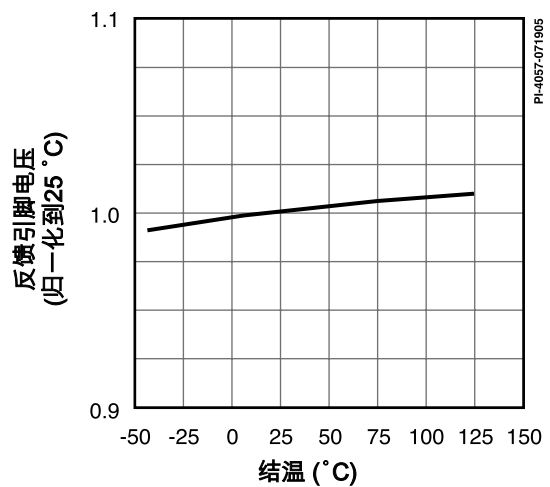


图15. 反射引脚与温度的特性曲线

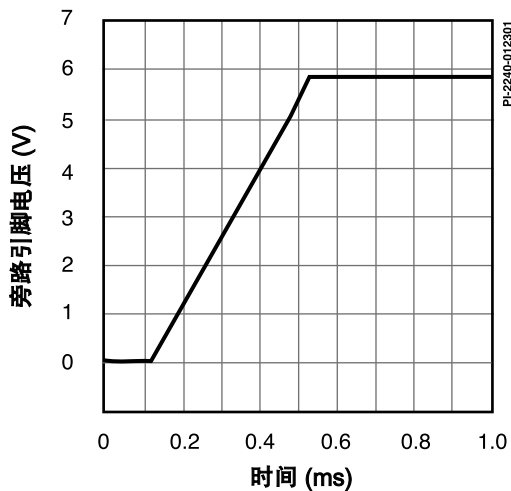


图16. 旁路引脚启动波形

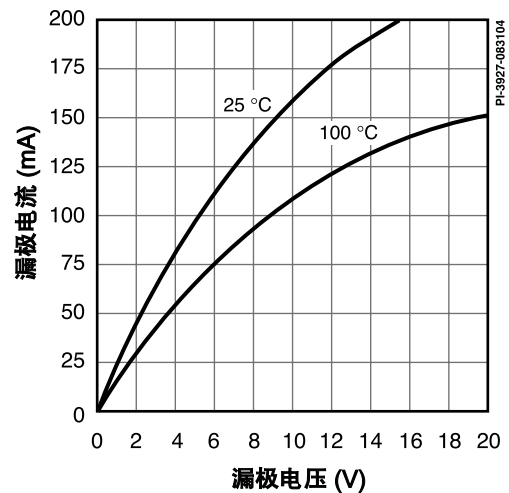


图17. 输出特性

典型性能特性 (cont.)

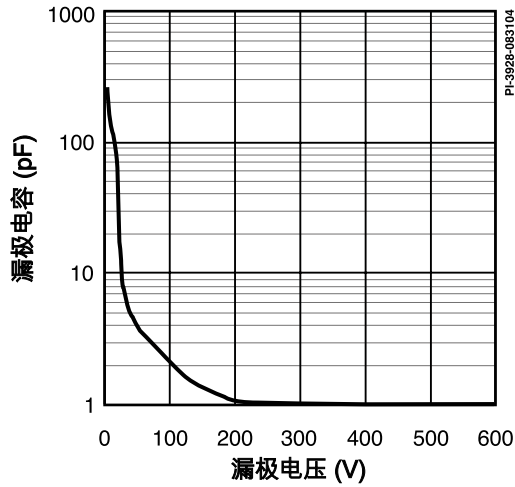
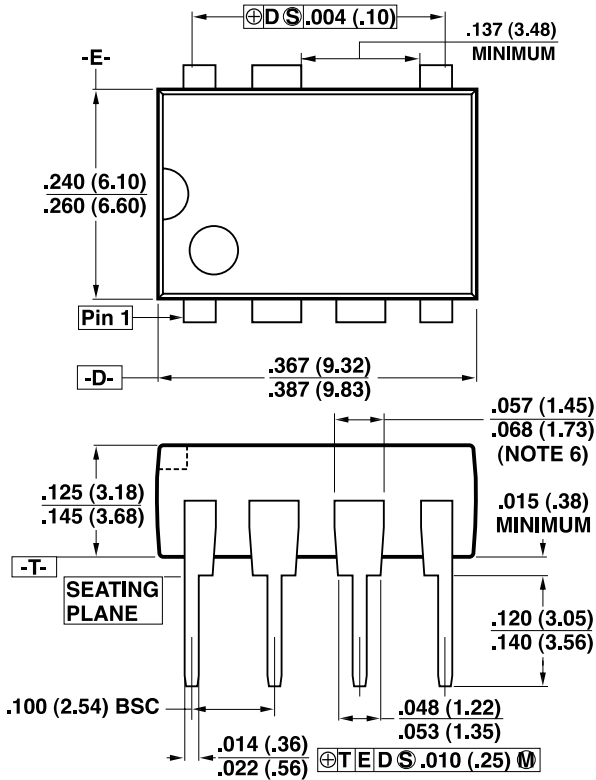


图18.  $C_{OSS}$  与漏极电压的特性曲线

器件订购信息

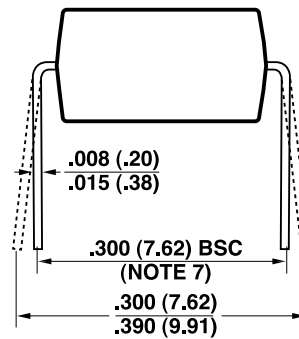
<p>LNK 562 D N - TL</p>	<b>LinkSwitch</b> 产品系列	
	LP系列号	
	封装信息	
	G	塑封表面贴DIP
	P	塑封直插式DIP
	D	塑封SO-8封装
	无铅封装	
	N	纯镀锡封装(符合RoHS)
	G	满足RoHS及无卤素的法规(仅限P和D封装)
	带装&卷轴装及其它包装形式	
	Blank	标准配置
	TL	带装&卷轴装, 至少1000个, 仅适用于G封装。D封装有2500个。不适用于P封装。

DIP-8B



注释：

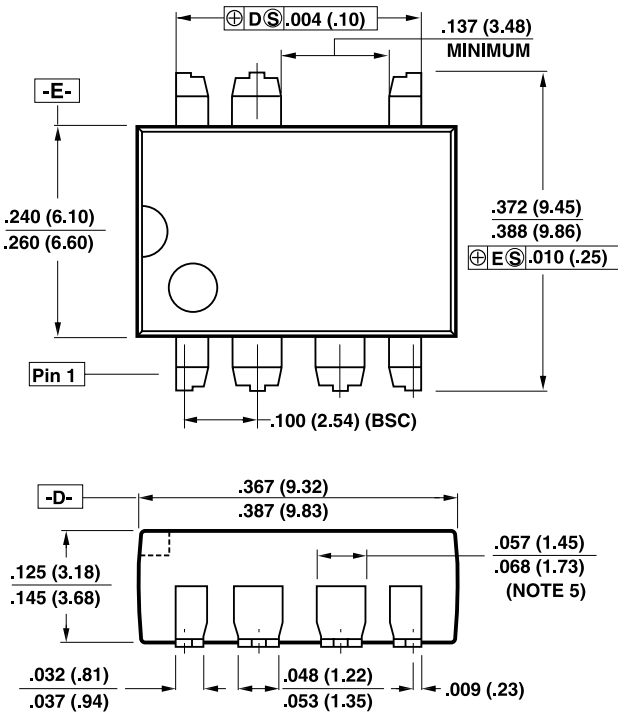
1. 封装尺寸符合JEDEC MS-001-AB (Issue B 7/85)规格的双列直插式封装标准，具有0.3英寸行距。
2. 尺寸是以英寸显示。括号内显示的是毫米尺寸。
3. 所列出的尺寸不包括注模时溢出或其它的突出部位。任何一侧注模时溢出的或其它的突出部位不应超出.006(.15)。
4. 从顶部看引脚是从引脚1按逆时针方向逐一排列至引脚8。凹槽标记用于识别引脚1。省略了引脚6。
5. 封装上省去的引脚处金属至金属最小间距是0.137英寸(3.48 mm)
6. 引线宽度是在封装上测得的。
7. 引线间宽引线需要与T平面垂直。



P08B

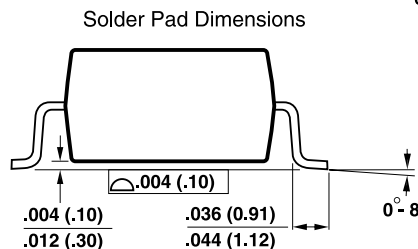
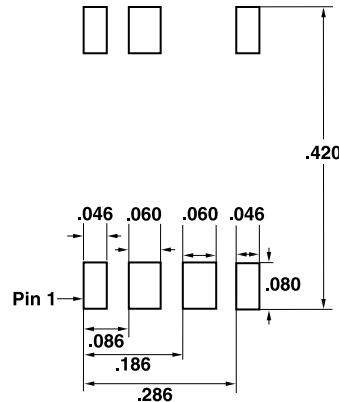
PI-2551-121504

SMD-8B



Notes:

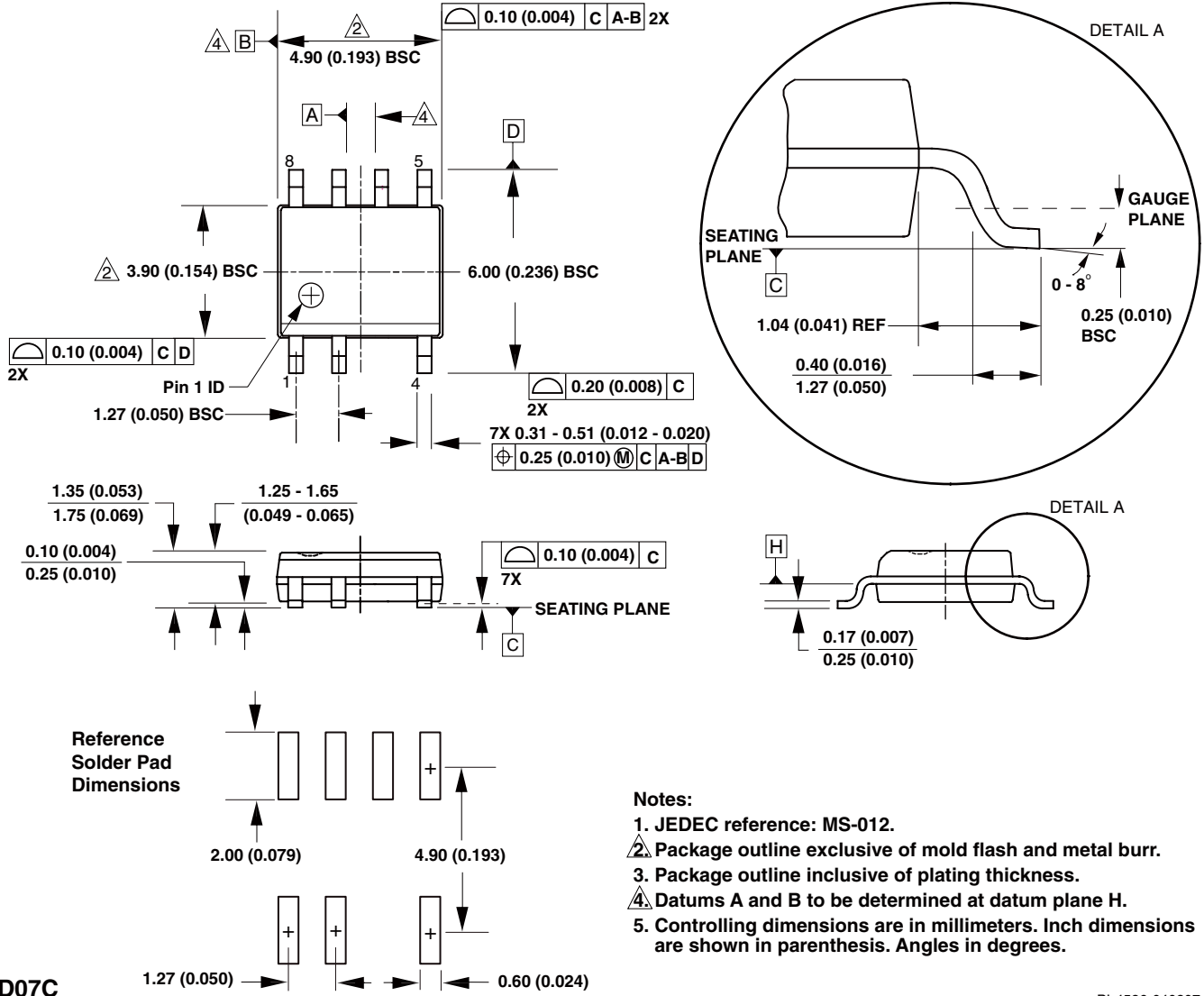
1. Controlling dimensions are inches. Millimeter sizes are shown in parentheses.
2. Dimensions shown do not include mold flash or other protrusions. Mold flash or protrusions shall not exceed .006 (.15) on any side.
3. Pin locations start with Pin 1, and continue counter-clockwise to Pin 8 when viewed from the top. Pin 6 is omitted.
4. Minimum metal to metal spacing at the package body for the omitted lead location is .137 inch (3.48 mm).
5. Lead width measured at package body.
6. D and E are referenced datums on the package body.



G08B

PI-2546-121504

SO-8C



D07C

PI-4526-040207

版本	注释	日期
E	1) 最终发布的数据手册	10/05
F	1) PI-3924已做修改	10/05
G	1) 增加SO-8封装信息	2/07
H	1) 器件订购部分新增无卤素产品信息	11/08

**了解最新信息，请访问我们的网站：[www.powerint.com](http://www.powerint.com)**

Power Integrations reserves the right to make changes to its products at any time to improve reliability or manufacturability. Power Integrations does not assume any liability arising from the use of any device or circuit described herein. POWER INTEGRATIONS MAKES NO WARRANTY HEREIN AND SPECIFICALLY DISCLAIMS ALL WARRANTIES INCLUDING, WITHOUT LIMITATION, THE IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, AND NON-INFRINGEMENT OF THIRD PARTY RIGHTS.

**Patent Information**

The products and applications illustrated herein (including transformer construction and circuits external to the products) may be covered by one or more U.S. and foreign patents, or potentially by pending U.S. and foreign patent applications assigned to Power Integrations. A complete list of Power Integrations patents may be found at [www.powerint.com](http://www.powerint.com). Power Integrations grants its customers a license under certain patent rights as set forth at <http://www.powerint.com/ip.htm>.

**Life Support Policy**

POWER INTEGRATIONS PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF POWER INTEGRATIONS. As used herein:

1. A Life support device or system is one which, (i) is intended for surgical implant into the body, or (ii) supports or sustains life, and (iii) whose failure to perform, when properly used in accordance with instructions for use, can be reasonably expected to result in significant injury or death to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

The PI logo, TOPSwitch, TinySwitch, LinkSwitch, DPA-Switch, PeakSwitch, EcoSmart, Clampless, E-Shield, Filterfuse, StakFET, PI Expert and PI FACTS are trademarks of Power Integrations, Inc. Other trademarks are property of their respective companies.

©2008, Power Integrations, Inc.

**全球销售支持网络****全球总部**

5245 Hellyer Avenue  
San Jose, CA 95138, USA.  
Main: +1-408-414-9200  
Customer Service:  
Phone: +1-408-414-9665  
Fax: +1-408-414-9765  
e-mail: [usasales@powerint.com](mailto:usasales@powerint.com)

**中国（上海）**

Room 1601/1610, Tower 1  
Kerry Everbright City  
No. 218 Tianmu Road West  
Shanghai, P.R.C. 200070  
Phone: +86-21-6354-6323  
Fax: +86-21-6354-6325  
e-mail: [chinasales@powerint.com](mailto:chinasales@powerint.com)

**中国（深圳）**

Rm A, B & C 4th Floor, Block C,  
Electronics Science and  
Technology Bldg., 2070  
Shennan Zhong Rd,  
Shenzhen, Guangdong,  
China, 518031  
Phone: +86-755-8379-3243  
Fax: +86-755-8379-5828  
e-mail: [chinasales@powerint.com](mailto:chinasales@powerint.com)

**德国**

Rueckertstrasse 3  
D-80336, Munich  
Germany  
Phone: +49-89-5527-3910  
Fax: +49-89-5527-3920  
e-mail: [eurosales@powerint.com](mailto:eurosales@powerint.com)

**印度**

#1, 14th Main Road  
Vasanthanagar  
Bangalore-560052 India  
Phone: +91-80-4113-8020  
Fax: +91-80-4113-8023  
e-mail: [indiasales@powerint.com](mailto:indiasales@powerint.com)

**意大利**

Via De Amicis 2  
20091 Bresso MI  
Italy  
Phone: +39-028-928-6000  
Fax: +39-028-928-6009  
e-mail: [eurosales@powerint.com](mailto:eurosales@powerint.com)

**日本**

Kosei Dai-3 Bldg.  
2-12-11, Shin-Yokohama,  
Kohoku-ku  
Yokohama-shi Kanagwan  
222-0033 Japan  
Phone: +81-45-471-1021  
Fax: +81-45-471-3717  
e-mail: [japansales@powerint.com](mailto:japansales@powerint.com)

**韩国**

RM 602, 6FL  
Korea City Air Terminal B/D, 159-6  
Samsung-Dong, Kangnam-Gu,  
Seoul, 135-728, Korea  
Phone: +82-2-2016-6610  
Fax: +82-2-2016-6630  
e-mail: [koreasales@powerint.com](mailto:koreasales@powerint.com)

**新加坡**

51 Newton Road  
#15-08/10 Goldhill Plaza  
Singapore, 308900  
Phone: +65-6358-2160  
Fax: +65-6358-2015  
e-mail: [singaporesales@powerint.com](mailto:singaporesales@powerint.com)

**台湾**

5F, No. 318, Nei Hu Rd., Sec. 1  
Nei Hu Dist.  
Taipei, Taiwan 114, R.O.C.  
Phone: +886-2-2659-4570  
Fax: +886-2-2659-4550  
e-mail: [taiwansales@powerint.com](mailto:taiwansales@powerint.com)

**欧洲总部**

1st Floor, St. James's House  
East Street, Farnham  
Surrey GU9 7TJ  
United Kingdom  
Phone: +44 (0) 1252-730-141  
Fax: +44 (0) 1252-727-689  
e-mail: [eurosales@powerint.com](mailto:eurosales@powerint.com)

**技术支持热线**

全球 +1-408-414-9660

**技术支持传真**

全球 +1-408-414-9760